

DE 03 0035



Europäisches  
Patentamt

European  
Patent Office

Office eur péen  
des brevets

16834 U.S. PTO  
10/764084



Bescheinigung

Certificate

Attestation

Die angehefteten Unterla-  
gen stimmen mit der  
ursprünglich eingereichten  
Fassung der auf dem näch-  
sten Blatt bezeichneten  
europäischen Patentanmel-  
dung überein.

The attached documents  
are exact copies of the  
European patent application  
described on the following  
page, as originally filed.

Les documents fixés à  
cette attestation sont  
conformes à la version  
initialement déposée de  
la demande de brevet  
européen spécifiée à la  
page suivante.

Patentanmeldung Nr. Patent application No. Demande de brevet n°

03100176.1

Der Präsident des Europäischen Patentamts;  
Im Auftrag

For the President of the European Patent Office

Le Président de l'Office européen des brevets  
p.o.

THIS PAGE BLANK (USPTO)



Anmeldung Nr.:  
Application no.: 03100176.1  
Demande no.:

Anmeldetag:  
Date of filing: 28.01.03  
Date de dépôt:

Anmelder/Applicant(s)/Demandeur(s):

Philips Corporate Intellectual Property GmbH  
Habsburgerallee 11  
52064 Aachen  
ALLEMAGNE  
Koninklijke Philips Electronics N.V.  
Groenewoudseweg 1  
5621 BA Eindhoven  
PAYS-BAS

Bezeichnung der Erfindung/Title of the invention/Titre de l'invention:  
(Falls die Bezeichnung der Erfindung nicht angegeben ist, siehe Beschreibung.  
If no title is shown please refer to the description.  
Si aucun titre n'est indiqué se référer à la description.)

Verfahren zum Übertragen von Information zwischen einem Informationssender und  
einem Informationsempfänger

In Anspruch genommene Priorität(en) / Priority(ies) claimed / Priorité(s)  
revendiquée(s)  
Staat/Tag/Aktenzeichen/State/Date/File no./Pays/Date/Numéro de dépôt:

Internationale Patentklassifikation/International Patent Classification/  
Classification internationale des brevets:

H02M/

Am Anmeldetag benannte Vertragstaaten/Contracting states designated at date of  
filing/Etats contractants désignées lors du dépôt:

AT BE BG CH CY CZ DE DK EE ES FI FR GB GR HU IE IT LU MC NL  
PT SE SI SK TR LI

3 PAGE BLANK (USPTO)

3 PAGE BLANK (USPTO)

## BESCHREIBUNG

Verfahren zum Übertragen von Information zwischen einem Informationssender und einem Informationsempfänger

Die Erfindung betrifft ein Verfahren zum Übertragen von Information zwischen einem Informa-  
5 tionssender und einem Informationsempfänger, deren Potentialdifferenz sich in Zyklen zwischen einem minimalen und einem maximalen Wert bewegt und für regelmäßige Intervalle auf dem minimalen Wert befindet.

Bei vielen Anwendungen der Leistungselektronik müssen Informationen, wie Spannungswert,  
10 Stromwerte, Zeitwerte und dergleichen, über eine hohe Potentialdifferenz übertragen werden. Die Übertragung der Ansteuersignale wird auch als "Level Shift" bezeichnet. Die hierbei angewandten Verfahren sind aufwendig, teuer oder haben einen nicht zu vernachlässigenden Energieverbrauch.

15 Es gibt zwei verlustfreie Verfahren, die jedoch beide erhebliche Nachteile aufweisen.

Das erste beinhaltet einen Übertrager zur Potentialtrennung, der allerdings teuer ist, Lösungen für schnelles Ausschalten und dadurch geringe Schaltverluste erfordern weiteren erheblichen Aufwand.

20

Die zweite Problemlösung geschieht durch optische Ankopplung, allerdings sind schnelle Optokoppler extrem teuer, und weitere Treiberschaltungen sind erforderlich.

Das heute meist verwendete, voll integrierte Verfahren ist die Übertragung der Ein- und  
25 Ausschaltinformation mittels kurzer Impulse auf eine über einen Boot-Strap-Kondensator gespeiste, mit dem Transistorpotential gleitende High Side Logik. Aufgrund der hohen Spannungsdifferenz kommt es dabei trotz kleiner Ströme und kurzer Impulse zu einem

beachtenswerten Leistungsverbrauch. Da diese Leistung im Chip umgesetzt wird und mit der Schaltfrequenz ansteigt, stellt sie eine harte Grenze für den möglichen Frequenzbereich dar, wenn Überhitzung des Chips droht. Zudem wird der Wirkungsgrad reduziert. Besonders problematisch ist dies im Schwachlastbetrieb, wenn das Netzteil also nur eine kleine Leistung  
5 liefern muss, beispielsweise im Standby. Da bei resonanten Netzteilen hier die Frequenz sogar noch ansteigt, macht sich die benötigte Leistung besonders bemerkbar.

In vielen Fällen, beispielsweise bei Treiberschaltungen, die zur Steuerung eines resonanten Konverters verwendet werden, bewegt sich das Potential des Informationsempfängers in  
10 regelmäßigen Zyklen zwischen einem maximalen und einem minimalen Wert, wobei der minimale Wert gleich dem Potential des Informationssenders, also des Controllers, ist.

Es ist die Aufgabe der vorliegenden Erfindung, ein Verfahren der eingangs genannten Gattung bereitzustellen, mit dem insbesondere für solche Schaltungen eine nahezu verlustfreie  
15 Übertragung von Information möglich ist.

Diese Aufgabe wird durch ein Verfahren nach Anspruch 1 gelöst. Vorteilhafte Ausgestaltungen sind Gegenstand der Unteransprüche. Eine Treiberschaltung, die das erfindungsgemäße Verfahren umsetzt, ist Gegenstand des Anspruches 11 sowie der darauf  
20 rückbezogenen Unteransprüche.

Erfindungsgemäß weist ein Verfahren zum Übertragen von Information gemäß der eingangs genannten Gattung folgende Schritte auf:

- Bereitstellen von Information über die Zeitintervalle oder Bestimmen der Zeitintervalle,  
25 in denen die Potentialdifferenz zwischen Informationssender und Informationsempfänger ihren minimalen Wert annimmt;

- Schließen eines Schaltmittels von dem Informationssender zu einem Informationsspeicher, der dem Informationsempfänger zugeordnet ist, nur innerhalb der Zeitintervalle; und
- Übertragen und Speichern der Information in dem Informationsspeicher.

5

Wenn also der Zeitpunkt der Informationsübertragung genau in das Zeitintervall gelegt wird, in dem Informationssender und Informationsempfänger praktisch gleiches Potential haben, entstehen nur minimale Verluste.

- 10 Um die benötigte Information später zur Verfügung stellen zu können, muss sie gespeichert werden. Dies geschieht bevorzugt dadurch, dass sie in dem Informationsspeicher als Ladungsmenge gespeichert wird.

- Die Information kann ein Stromwert sein, der über eine vorbestimmte Einschaltzeit des
- 15 Schaltmittels geliefert wird. Die Information kann auch ein Spannungswert sein. In beiden Fällen wird ein fester Wert, beispielsweise der Spannungswert, übertragen und gespeichert. Dabei ist die Einschaltzeit des Schaltmittels im Prinzip unerheblich.

- Wenn die Information selbst ein Zeitwert ist, wird das Schaltmittel für diese Zeit geschlossen,
- 20 und zwar innerhalb des Zeitintervalls, in dem die Potentialdifferenz zwischen Informationssender und Informationsempfänger den minimalen Wert annimmt. Übertragen und Speichern ist dann ein einziger Vorgang, beispielsweise das Aufladen eines Kondensators zur Speicherung der Ladungsmenge mit einem Strom.

- 25 Denkbar ist auch eine digitale Informationsübertragung, indem beispielsweise das Schaltmittel innerhalb eines Zeitintervalls mehrfach geschlossen und geöffnet wird, um so einen Zahlenwert zu übertragen, oder indem bei geschlossenem Schaltmittel ein entsprechend modulierte Signal übertragen wird.

Besonders bevorzugt ist, wenn durch den Spannungswert die Frequenz eines spannungsgesteuerten Oszillators (VCO), die dann Ereignisse über Zählregister auslöst, eingestellt, synchronisiert oder nachgeführt wird. Dabei bilden der Kondensator und das Schaltmittel eine  
5 Sample-and-Hold-Stufe, in der das Steuersignal für den VCO gespeichert wird.

Nach einem besonderen Aspekt wird das Verfahren durchgeführt in einer Schaltung, die eine Gleichspannung in eine getaktete Ausgangsspannung umsetzt, bei dem der dem unteren Schaltmittel zugeordnete Treiber, exakter die normalerweise auf dem Potential der unteren  
10 Schaltmittel liegende Steuerungselektronik, die wiederum über die Treiber die Leistungsbau-  
teile ansteuert, der Informationssender ist, wobei ein Hochspannungsteil zur Steuerung der oberen Schaltmittel und ein Niederspannungsteil zur Steuerung der unteren Schaltmittel vorgesehen sind, dadurch gekennzeichnet, dass der Stromwert  $I_1$  zum Erzeugen der Ladungsmenge proportional zum Entladestrom  $I_2$  gesetzt wird, so dass

15

$$I_1 = k * I_2 \text{ mit } k > r_{\max} > 1,$$

wobei  $r_{\max}$  das maximal auftretende Tastverhältnis, definiert als maximale Einschaltdauer des oberen Schaltmittels dividiert durch minimale Einschaltdauer des unteren Schaltmittels, ist. Die  
20 Einschaltzeit  $T_{EHS}$  für das obere Schaltmittel wird dabei durch Einschalten des Stroms  $I_1$  für eine Zeitdauer  $t_{EHS}/k$  als eine Ladung gespeichert, die mit dem Entladestrom  $I_2$  in eine Zeit zurückgewandelt wird.

In einer besonderen Untergruppe der Schaltungen wird die Ausschaltbedingung für das obere  
25 Schaltmittel, beispielsweise einen Transistor, durch die Messung des Stroms bestimmt. Der Transistor wird beim Erreichen einer vorgegebenen Schwelle abgeschaltet. Auch hier entsteht das zusätzliche Problem, dass diese Information zunächst auf hohem Potential vorhanden ist.



Bei der oben genannten Schaltung kann zur Lösung eines solchen Problems das erfindungsgemäße Verfahren nach einem weiteren Aspekt durchgeführt werden, indem ein Stromwert ermittelt wird, der einer Abschaltbedingung der oberen Schaltmittel entspricht, und der Informationsspeicher auf eine dem Stromwert der Abschaltbedingung proportionale Spannung aufgeladen wird. In dem Kondensator wird die Information gespeichert und kann, nachdem der obere Transistor und die Treiberstufe das hohe Potential erreicht haben, abgelesen werden. Während der Transistor aktiv ist, vergleicht ein Komparator die Kondensatorspannung mit einer Spannung an einem Strommeßshunt, die den Stromwert repräsentiert. Sind beide gleich, wird der Transistor abgeschaltet.

10

Der Zeitpunkt, zu dem der Transistor eingeschaltet werden soll, wird mit Hilfe einer zusätzlichen Logik im Treiber realisiert. Dies kann beispielsweise der Zeitpunkt sein, zu dem die Spannung am einzuschaltenden Transistor Null ist.

15 Mit der Erfindung kann auch, unabhängig von der Art des Konverters, eine einstellbare Überstromabschaltung realisiert werden.

Nach einem dritten Aspekt wird dann ein Stromwert ermittelt, der eine Abschaltbedingung einer von der Treiberschaltung gesteuerten Last entspricht, und der Informationsspeicher auf eine dem Stromwert der Abschaltbedingung proportionale Spannung aufgeladen, wobei die Abschaltbedingung ein zuvor festgelegter Überstrom an den oberen Schaltmitteln ist.

20

Gemäß einem weiteren Aspekt ist vorgesehen, dass während der Zeit auf minimalem Wert der Potentialdifferenz der Informationsspeicher auf eine der Einschaltzeit der oberen Schaltmittel proportionale Spannung aufgeladen wird und nachdem die oberen Schaltmittel den maximalen Wert des Potentials erreicht haben, die Spannung in eine Zeit umgewandelt wird.

25

Eine Treiberschaltung zum Steuern von oberen Schaltmitteln als Informationsempfänger und unteren Schaltmitteln als Informationssender zum Umsetzen einer Gleichspannung in eine

- getaktete Ausgangsspannung, welche einen Hochspannungsteil zur Steuerung der oberen Schaltmittel und einen Niederspannungsteil zur Steuerung der unteren Schaltmittel aufweist, mit welcher das erfindungsgemäße Verfahren insbesondere umgesetzt wird, ist dadurch gekennzeichnet, dass eine Einrichtung zum Bereitstellen von Information über die Zeitintervalle oder
- 5 zum Bestimmen der Zeitintervalle, in denen die Potentialdifferenz zwischen Informationssender und Informationsempfänger ihren minimalen Wert annimmt, und ein Schaltmittel, das eine Verbindung von dem Informationssender zu einem Informationsspeicher für die Information, der dem Empfänger zugeordnet ist, nur innerhalb dieser Zeitintervalle schließt, vorgesehen ist.
- 10 Der Informationsspeicher kann ein analoger Speicher oder ein digitaler Speicher sein. Im Fall eines analogen Speichers ist ein Kondensator besonders bevorzugt. Als Beispiel für einen digitalen Speicher kommen ein Zähler oder ein Register in Frage.

- Mit entsprechend modifizierten Treiberschaltungen können die einzelnen Aspekte des erfindungsgemäßen Verfahrens umgesetzt werden.
- 15

- Wird das Verfahren mit einem Zähler durchgeführt, läuft auf der oberen Seite ein Oszillator mit einer festen Frequenz. Während der Zeitintervalle der geringen Potentialdifferenz wird für eine bestimmte Zeit das Schaltmittel geschlossen, wodurch der Zähler aktiviert wird und die
- 20 Schwingungen des Oszillators aufwärts zählt. Nach Ablauf der Zeit bleibt er an einer bestimmten Stelle stehen. Während der Einschaltdauer des oberen Schaltmittels wird der Zähler dann wieder mit der Frequenz des Oszillators rückwärts gezählt. Beim Erreichen von Null wird das obere Schaltmittel abgeschaltet.

- 
- 25 Um in dieser Technik asymmetrische Tastverhältnisse zu erlauben, muss der Zähler schneller herauf- als heruntergezählt werden. Dies kann realisiert werden, indem der Zähler beim Aufwärtzählen mit jedem Puls des Oszillators um  $k$  Stufen weitergesetzt wird, wobei  $k$  eine

ganze Zahl ist. Beim Abwärtszählen wird er immer um eine Stufe heruntersgesetzt bzw. um weniger Stufen als beim Aufwärtszählen. Dies entspricht genau der Wirkung der unterschiedlichen Stromwerte in der analogen Version.

- 5 Im folgenden soll die Erfindung anhand der beigefügten Zeichnung näher erläutert werden. Es zeigt:

- |         |   |
|---------|---|
| Figur1  | eine grafische Darstellung der Potentialdifferenz über der Zeit, mit der das Prinzip der Erfindung veranschaulicht werden soll; |
| Figur 2 | ein Blockschaubild, stark vereinfacht, einer elektronischen Schaltung, in der   |
| 10      | die Erfindung realisiert werden kann;   |
| Figur 3 | ein Blockschaubild einer Treiberschaltung als Grundlage zur Realisierung des erfindungsgemäßen Verfahrens;                      |
| Figur 4 | eine Schaltbild für vereinfachte Komplettschaltung mit Einschaltbedingung durch Anstiegsdetektion;                              |
| 15      | Figur 5 Signalverläufe für die Schaltung nach Figur 4;  |
| Figur 6 | eine Erweiterung der Schaltung der Figur 4 mit Regelkreis;  |
| Figur 7 | ein Schaltbild zur Realisierung eines weiteren Aspektes des erfindungsgemäßen Verfahrens; und                                   |
| Figur 8 | ein Schaltbild einer Realisierung eines dritten Aspektes des  |
| 20      | erfindungsgemäßen Verfahrens.   |

Figur 1 zeigt eine grafische Darstellung des Verlaufs der Potentialdifferenz zwischen Informationssender und Informationsempfänger. In den Zeitintervallen  $T_{info}$ , in denen die Potentialdifferenz  $U_x$  bekanntermaßen gleich Null ist, wird ein Schaltmittel, beispielsweise ein

- 25 Transistor, geschlossen und die Information in einem Informationsspeicher gespeichert. Die

Figur 2 zeigt ein stark vereinfachtes Blockschaubild einer elektronischen Schaltung, mit der das erfindungsgemäße Verfahren realisiert wird. Es sei angenommen, dass ein Kondensator C zur Speicherung der Information verwendet wird. Dieser befindet sich grundsätzlich in dem Teil der Schaltung, der in seinem Potential "schwimmt", also zum Beispiel zyklisch zwischen Massepotential und Hochspannung wechselt. Sobald er auf Massepotential liegt, ist die Potentialdifferenz zwischen Informationssender und Informationsempfänger minimal bzw. gleich Null, der Schalter S kann geschlossen und die Information übertragen werden.

Figur 3 zeigt ein Blockschaubild einer Treiberschaltung für einen resonanten Konverter. Sie weist eine Halbbrückenschaltung mit einem oberen MOSFET T3 und einem unteren MOSFET T4, die in Reihe geschaltet sind, auf, wobei am oberen MOSFET T3 die Eingangsgleichspannung  $U_d$  und am unteren MOSFET T4 ein niedriges Potential anliegt. Zwischen den in Reihe geschalteten MOSFETs T3, T4 wird die Ausgangsspannung  $U_a$  über dem Massepotential abgegriffen. Parallel zum unteren MOSFET T4 ist ein Kondensator C6 zur Einstellung von  $dU_a/dt_{max}$  vorgesehen.

Die Treiberschaltung umfasst einen Hochspannungsteil HT zum Steuern der Einschaltzeiten des MOSFETs T3 und einen Niederspannungsteil NT zum Steuern der Einschaltzeiten des MOSFETs T4, wobei die Einschaltzeiten der MOSFETs T3, T4 im Wechsel aufeinander folgen und durch Totzeitphasen voneinander getrennt sind.

Der Niederspannungsteil NT weist einen Eingang Supply (in anderen Figuren kurz: S) für die Versorgungsspannung  $U_s$  der Steuerelektronik (Kleinspannung) sowie einen am Massepotential anliegenden Eingang GND auf. Der Niederspannungsteil NT ist über den Ausgang Out Low Side (OLS) mit der Gate-Elektrode des MOSFETs T4 verbunden. Darüber hinaus ist der Niederspannungsteil NT über den Ausgang Signal Out (SO) mit dem Hochspannungsteil HT gekoppelt. Schließlich weist der Niederspannungsteil

NT einen Takteingang Takt In (TI) auf, an dem das Taktsignal eines Taktgebers TG anliegt.

Der Hochspannungsteil HT weist einen Eingang High Side Supply (HSS) für die Versorgungsspannung  $U_s$  sowie einen Ausgang High Side GND (HSGND) auf, der mit dem Ausgang  $U_a$  der Halbbrückenschaltung verbunden ist. Der Eingang High Side Supply wird über eine Boot-Strap-Schaltung C2, D4 gespeist, wobei der Eingang über eine Diode D4 an der Versorgungsspannung  $U_s$  anliegt und über einen Kondensator C2 mit High Side GND der Halbbrückenschaltung, an der das Potential  $U_a$  anliegt, verbunden ist. Darüber hinaus ist der Hochspannungsteil HT über den Ausgang Signal In (SI) mit dem Niederspannungsteil NT gekoppelt.

Bei der Schaltung wird die Steuerung des Einschaltzeitpunktes nicht berücksichtigt.

Weiter ist eine integrierende Schaltungsanordnung mit einem Kondensator C3 vorgesehen, dessen eine Seite am Potential der Ausgangsspannung  $U_a$  anliegt, das das Massepotential High Side GND für den Hochspannungsteil HT der Treiberschaltung ist. Die andere Seite ist mit einem Eingang C Integrator gekoppelt.

Figur 4 zeigt eine vereinfachte Komplettschaltung mit Einschaltbedingung durch Anstiegsdetektion. Im Niederspannungsteil NT sind Taktgeber für den Takt HS und den Takt LS vorgesehen, wobei das Signal Takt LS mit dem Eingang 1 eines Gate-Treibers Dr2A verbunden ist. Dessen Ausgang 2 speist den Ausgang des Chips und ist über einen Widerstand R5 mit der Gateelektrode des unteren MOSFET T4 verbunden.

Die Abfalldetektion besteht aus einem Kondensator C4, der auf der einen Seite am Ausgangspotential  $U_a$  anliegt und auf der anderen Seite mit dem Eingang 1 eines Schmitt-Triggers G4A verbunden ist. Gleichzeitig ist diese Seite des Kondensator C4 über einen Widerstand

R3 und eine parallel dazu geschaltete Diode D3 mit dem Versorgungsspannungseingang  $U_s$  verbunden, wobei durch die Diode D3 Spannungen oberhalb der Versorgungsspannung geklemmt werden.

- 5 Der Hochspannungsteil HT weist einen taktflankengesteuerten Flipflop FF1A auf. An seinem Eingang 1 liegt der Ausgang einer Spannungsanstiegserkennungsschaltung an, an seinem Reset-Eingang 2 der Ausgang eines Komparators der die Spannung an der integrierenden Schaltungsanordnung aus C3 und  $I_1$  detektiert und bei Unterschreiten einer Schwelle das Flipflop zurücksetzt und damit die Einschaltzeit des MOSFET T3 beendet. Sein Ausgang Q
- 10 ist über einen Gate-Treiber Dr1A mit dem Ausgang Out High Side des Chips verbunden, wobei der Ausgang des Gate-Treibers Dr1A über einen Widerstand R4 mit der Gatelektrode des oberen MOSFET T3 gekoppelt ist. Der Kondensator C3 ist im Hochspannungsteil HT über einen ersten Schalter S1 mit einer ersten Konstantstromquelle  $I_1$  und über einen zweiten Schalter S2 mit einer zweiten Konstantstromquelle  $I_2$  verbunden, wobei  $I_2 = I_1/n$  gilt. Die
- 15 erste Konstantstromquelle  $I_1$  wird vom Eingang HSS des Chips versorgt und lädt den Kondensator C3 bei eingeschaltetem ersten Schalter S1 mit einem konstanten Strom auf. Die zweite Konstantstromquelle  $I_2$  wird bei eingeschaltetem zweiten Schalter S2 vom Kondensator C3 gespeist und entlädt den Kondensator C3 mit dem oben definierten konstanten Strom. Der Ausgang der zweiten Konstantstromquelle  $I_2$  liegt am mit der Ausgangsspannung
- 20  $U_a$  gleitenden Massepotential HSGND. Der Schalter S1 wird vom Signal am Ausgang 2 eines Schmitt-Triggers G2A gesteuert. Der Eingang 1 des Schmitt-Triggers G2A ist zum einen mit dem Transistor T2 im Niederspannungsteil NT gekoppelt, zum anderen über einen Widerstand R2, einer dazu parallel geschalteten Diode D2 und einem ebenso dazu parallel geschalteten Transistor T1 mit dem Eingang HSS verbunden. Die Gatelektrode des Transistors T1
- 
- 25 ist mit dem Ausgang 2 des Schmitt-Triggers G1A gekoppelt. Der zweite Schalter S2 wird über den Ausgang Q vom Flipflop FF1A gesteuert.

Die Spannungsanstiegserkennungsschaltung weist einen Schmitt-Trigger G1A auf, dessen Eingang 1 zum einen über einen Widerstand R1 und einer dazu parallel geschalteten Diode D1 mit dem Eingang HSS des Chips verbunden ist, wobei die Diode D1 Spannungen, die größer sind als das High Side Supply (HSS) klemmt. Auch ist der Eingang 1 des Schmitt-Triggers

5 G1A mit dem Kondensator C1 verbunden, der wiederum mit der Versorgungsspannung  $U_d$  verbunden ist.

Die Signale Takt HS und Takt LS geben jeweils die Zeitdauer des Einschaltens der MOSFETs T3 und T4 vor. Dabei ist der Takt HS genau so lange auf "1", wie der MOSFET

10 T4 eingeschaltet werden muss, die Zeit des Taktes LS ist um den Faktor "k" reduziert, wobei "k" das Verhältnis zwischen Lade- und Entladestrom des Kondensators C3 ist.

Im Schaltbild ist  $I_2 = I_1/k$ , ebenso könnte auch  $I_1 = k * I_2$  gewählt werden.

15 Das Ende des Spannungsabfalls von  $U_a$  löst über den Kondensator C4, den Widerstand R3 und den Schmitt-Trigger G4A löst beide Taktgeber aus.

Figur 5 zeigt die Signalverläufe dazu.

20 In der Praxis wirkt dann ein Regelkreis auf die beiden Taktgeber und beeinflusst die Zeiten so, dass sich die gewünschten Ausgangsgrößen einstellen. Die um die Regelung ergänzte Schaltung der Figur 4 ist in Figur 6 angedeutet.

Figur 7 zeigt ein Schaltbild eines weiteren Aspektes des erfindungsgemäßen Verfahrens. Die

25 wesentliche Änderung gegenüber der Darstellung der Figur 4 liegt darin, dass der Kondensator C3 im Hochspannungsteil HT am Eingang 2 eines Komparators K1A angeschlossen ist, dessen anderer Eingang 3 über einen Widerstand R6 auf HSGND gelegt ist. Die Spannungsquellen V1 und V2 im Niederspannungsteil NT geben den gewünschten Maximalstrom in den

MOSFETs T4 und T3 vor. Dabei werden die Spannungsquellen V1 und V2 durch die Steuerung oder Regelung eingestellt, in symmetrischen Konvertern ist  $V1 = V2$ . Bei geschlossenem Schalter S1 lädt die

5

Spannungsquelle V2 den Kondensator C3. Die Spannungsquelle V1 ist mit dem Eingang 2 eines Komparators K2A verbunden, der andere Eingang 3 ist über den Widerstand R7 mit GND verbunden. Über die Anschlüsse 10 und 11 wird nun die Spannung am Widerstand R6 bzw. R7 gemessen. Diese ist proportional zum Strom im MOSFET T3 bzw. T4. Eingeschaltet werden die Transistoren durch die Detektion des Spannungstransienten. Bedingt durch das induktive Verhalten des angeschlossenen Konverters steigt der Strom nach dem Einschalten des jeweiligen MOSFETs T<sub>3</sub> und T<sub>4</sub> kontinuierlich an. Überschreitet die Spannung an dem Anschluss 10 bzw. 11 den durch V1 oder V2 vorgegebenen Maximalwert, so wird mittels der Komparatoren K1A bzw. K2A der jeweilige MOSFET abgeschaltet.

15

Um den Maximalwert V2 auf der Hochspannungsseite zur Verfügung zu haben, wird während der aktiven Zeit des MOSFET T4 der Schalter S1 geschlossen und damit der Kondensator C3 auf den Wert von V2 geladen.

20 Figur 8 zeigt einen dritten Aspekt des Verfahrens gemäß der Erfindung. Während der MOSFET T4 eingeschaltet ist, wird der Kondensator C2 über den Schalter S1 auf die Spannung V1 aufgeladen. Die Entladung über den Schalter S2 mit dem Strom I1 bestimmt später die Einschaltdauer des MOSFET T3. In einer solchen Konfiguration würde die Baugruppe "Takt" ähnlich realisiert, nämlich durch Aufladen eines Kondensators auf einen

25 Spannungswert und Zeitbestimmung durch Entladen. Wie schon bei den anderen Aspekten der vorliegenden Erfindung werden dann die Spannungen V1 und der Takt beispielsweise über einen weiteren Spannungswert durch Steuerung oder Regelung eingestellt.



Bei den Ausführungsformen gibt es zwei wesentliche Fehlerquellen, gegen die geeignete schaltungstechnische Maßnahmen getroffen werden müssen.

- 5    1.    Auch während der Einschaltzeit des MOSFET T4 ist das Potential des High Side GND nicht exakt gleich dem des Low Side GND, da der Stromfluss durch den MOSFET T4 und den Widerstand R7 eine Spannungsdifferenz erzeugt. Dies muss entweder kompensiert oder im Entwurf eines Regelkreises berücksichtigt werden.
- 10   2.    Der Schalter S1, üblicherweise aufgebaut mit einem oder mehreren Transistoren, hat im geöffneten Zustand eine parasitäre Kapazität, die zu einer Veränderung der Spannung am Kondensator C3 führt.

Die Ankopplung des Kondensators C3 erfordert in der Praxis Zusatzmaßnahmen, um Fehler  
15   und nicht ideale Bauteileigenschaften zu kompensieren. Solche Maßnahmen sind in den hier vorliegenden Schaltungen nicht aufgenommen.

Die direkte Einbindung in eine Rückkopplungsschleife kompensiert auftretende Toleranzen und Fehler. Die Spannung, auf die der Kondensator aufgeladen wird, kann direkt aus dem  
20   Ausgang eines entsprechenden Verstärkers genommen werden.

Die Vorteile der Erfindung liegen insbesondere darin, dass der Leistungsverbrauch um den Faktor 10 bis 100 reduziert werden kann. Der Wirkungsgrad wird dadurch höher, Schwachlast- und Standby-Betrieb werden verbessert. Auch die Integrationsmöglichkeiten  
25   werden durch die geringere Leistung verbessert.

**THIS PAGE BLANK (USPTO)**

PATENTANSPRÜCHE

1. Verfahren zum Übertragen von Information zwischen einem Informationssender und einem Informationsempfänger, deren Potentialdifferenz sich in Zyklen zwischen einem minimalen und einem maximalen Wert bewegt und für regelmäßige Intervalle auf dem minimalen Wert befindet; mit den Schritten:
- 5                   - Bereitstellen von Information über die Zeitintervalle oder Bestimmen der Zeitintervalle, in denen die Potentialdifferenz zwischen Informationssender und Informationsempfänger ihren minimalen Wert annimmt;
- Schließen eines Schaltmittels von dem Informationssender zu einem Informationsspeicher, der dem Informationsempfänger zugeordnet ist, nur
- 10                  innerhalb der Zeitintervalle; und
- Übertragen und Speichern der Information in dem Informationsspeicher.
2. Verfahren nach Anspruch 1, dadurch gekennzeichnet, dass die Information in dem Informationsspeicher als Ladungsmenge gespeichert wird.
- 15
3. Verfahren nach Anspruch 1 oder 2, dadurch gekennzeichnet, dass die Information ein Stromwert ist, der über eine vorbestimmte Einschaltzeit des Schaltmittels geliefert wird.
- 20

4. Verfahren nach Anspruch 1 oder 2, dadurch gekennzeichnet, dass die Information ein Spannungswert ist.
- 5
5. Verfahren nach Anspruch 1 oder 2, dadurch gekennzeichnet, dass die Information ein Zeitwert ist.
6. Verfahren nach Anspruch 4, dadurch gekennzeichnet, dass durch den
- 10 Spannungswert die Frequenz eines spannungsgesteuerten Oszillators, die dann Ereignisse über Zählregister auslöst, eingestellt, synchronisiert oder nachgeführt wird.
7. Verfahren nach Anspruch 5, durchgeführt in einer Treiberschaltung zum Steuern
- 15 von oberen Schaltmitteln als Informationsempfänger und unteren Schaltmitteln, wobei die auf dem Potential der unteren Schaltmittel liegenden Steuerelektronik der Informationssender ist, zum Umsetzen einer Gleichspannung in eine getaktete Ausgangsspannung, welche einen Hochspannungsteil zur Steuerung der oberen
- 20 Schaltmittel und einen Niederspannungsteil zur Steuerung der unteren Schaltmittel aufweist, dadurch gekennzeichnet, dass der Stromwert ( $I_1$ ) zum Erzeugen der Ladungsmenge proportional zum Entladestrom ( $I_2$ ) gesetzt wird, so dass

$$I_1 = k * I_2 \text{ mit } k > r_{\max} > 1,$$

- 25 wobei  $r_{\max}$  das maximal auftretende Tastverhältnis, definiert als maximale Einschaltdauer des oberen Schaltmittels dividiert durch minimale Einschaltdauer des unteren Schaltmittels ist.

8. Verfahren nach einem der Ansprüche 1 bis 4, durchgeführt in einer Treiberschaltung zum Steuern von oberen Schaltmitteln als Informationsempfänger und unteren Schaltmitteln, wobei die auf dem Potential der unteren Schaltmittel liegenden Steuerelektronik der Informationssender ist, zum Umsetzen einer Gleichspannung in eine getaktete Ausgangsspannung, welche einen Hochspannungsteil zur Steuerung der oberen Schaltmittel und einen Niederspannungsteil zur Steuerung der unteren Schaltmittel aufweist, dadurch gekennzeichnet, dass
- 5
- ein Stromwert ermittelt wird, der einer Abschaltbedingung der oberen
  - 10 Schaltmittel entspricht, und
  - der Informationsspeicher auf eine dem Stromwert der Abschaltbedingung proportionale Spannung aufgeladen wird.
9. Verfahren nach einem der Ansprüche 1 bis 4, durchgeführt in einer Treiberschaltung zum Steuern von oberen Schaltmitteln als Informationsempfänger und unteren Schaltmitteln, wobei die auf dem Potential der unteren Schaltmittel liegenden Steuerelektronik der Informationssender ist, zum Umsetzen einer Gleichspannung in eine getaktete Ausgangsspannung, welche einen Hochspannungsteil zur Steuerung der oberen Schaltmittel und einen
- 15
- 20 Niederspannungsteil zur Steuerung der unteren Schaltmittel aufweist, dadurch gekennzeichnet, dass
- ein Stromwert ermittelt wird, der einer Abschaltbedingung einer von der Treiberschaltung gesteuerten Last entspricht, und
  - der Informationsspeicher auf eine dem Stromwert der Abschaltbedingung
  - 25 proportionale Spannung aufgeladen wird,
- wobei die Abschaltbedingung ein zuvor festgelegter Überstrom an den oberen Schaltmitteln ist.

10. Verfahren nach Anspruch 1, durchgeführt in einer Treiberschaltung zum Steuern von oberen Schaltmitteln als Informationsempfänger und unteren Schaltmitteln, wobei die auf dem Potential der unteren Schaltmittel liegenden Steuerelektronik der Informationssender ist, zum Umsetzen einer Gleichspannung in eine getaktete Ausgangsspannung, welche einen Hochspannungsteil zur Steuerung der oberen Schaltmittel und einen Niederspannungsteil zur Steuerung der unteren Schaltmittel aufweist, dadurch gekennzeichnet, dass
- 5
- während der Zeit auf minimalem Wert der Potentialdifferenz der
  - 10 Informationsspeicher auf eine der Einschaltzeit der oberen Schaltmittel proportionale Spannung aufgeladen wird und
  - nachdem die oberen Schaltmittel den maximalen Wert des Potentials erreicht haben, die Spannung in eine Zeit zurückgewandelt wird.
- 15
11. Treiberschaltung zum Steuern von oberen Schaltmitteln als Informationsempfänger und unteren Schaltmitteln als Informationssender zum Umsetzen einer Gleichspannung in eine getaktete Ausgangsspannung, welche einen Hochspannungsteil zur Steuerung der oberen Schaltmittel und einen Niederspannungsteil zur Steuerung der unteren Schaltmittel aufweist, dadurch
- 20
- gekennzeichnet, dass
- eine Einrichtung zum Bereitstellen von Information über die Zeitintervalle oder zum Bestimmen der Zeitintervalle, in denen die Potentialdifferenz zwischen Informationssender und Informationsempfängers ihren minimalen Wert
  - annimmt;
- 25
- ein Schaltmittel, das eine Verbindung von dem Informationssender zu einem Informationsspeicher für die Information, der dem Informationsempfänger zugeordnet ist, nur innerhalb der Zeitintervalle schließt, vorgesehen ist.

12. Treiberschaltung nach Anspruch 11, dadurch gekennzeichnet, dass der Informationsspeicher ein analoger Speicher oder ein digitaler Speicher ist.
- 5 13. Treiberschaltung nach Anspruch 12, dadurch gekennzeichnet, dass der Informationsspeicher ein Kondensator ist.
14. Treiberschaltung nach Anspruch 12, dadurch gekennzeichnet, dass der Informationsspeicher ein Zähler oder ein Register ist.
- 10 15. Treiberschaltung nach Anspruch 13, dadurch gekennzeichnet, dass der Stromwert ( $I_1$ ) zum Erzeugen der Ladungsmenge im Kondensator proportional zum Entladestrom ( $I_2$ ) des Kondensators gesetzt wird, so dass
- 15 
$$I_1 = k * I_2 \text{ mit } k > r_{\max} > 1,$$
- wobei  $r_{\max}$  das maximal auftretende Tastverhältnis, definiert als maximale Einschaltdauer des oberen Schaltmittels dividiert durch minimale Einschaltdauer des unteren Schaltmittels ist.
- 20 16. Treiberschaltung nach Anspruch 14, dadurch gekennzeichnet, dass der Zähler eine erste Anzahl ( $N_1$ ) von Schritten für das obere Schaltmittel und eine zweite Anzahl ( $N_2$ ) von Schritten für das untere Schaltmittel zählt, wobei
- 25 
$$N_1 = k * N_2 \text{ mit } k > r_{\max} > 1,$$
- wobei  $r_{\max}$  das maximal auftretende Tastverhältnis, definiert als maximale Einschaltdauer des oberen Schaltmittels dividiert durch minimale Einschaltdauer des unteren Schaltmittels ist.

17. Treiberschaltung nach Anspruch 11, dadurch gekennzeichnet, dass sie
- eine Einrichtung zum Ermitteln eines Stromwertes, der einer Abschaltbedingung der oberen Schaltmittel entspricht, aufweist und dass
  - der Informationsspeicher auf eine dem Stromwert der Abschaltbedingung proportionale Spannung aufgeladen wird.
- 5
18. Treiberschaltung nach Anspruch 11, dadurch gekennzeichnet, dass sie
- eine Einrichtung zum Ermitteln eines Stromwertes, der einer Abschaltbedingung einer von der Treiberschaltung gesteuerten Last entspricht, aufweist und dass
  - der Informationsspeicher auf eine dem Stromwert der Abschaltbedingung proportionale Spannung aufgeladen wird,
- 10
- wobei die Abschaltbedingung ein zuvor festgelegter Überstrom an den oberen Schaltmitteln ist.
- 15
-



ZUSAMMENFASSUNG

Verfahren zum Übertragen von Information zwischen einem Informationssender und einem Informationsempfänger

- Die Erfindung beschreibt ein Verfahren zum Übertragen von Information zwischen einem
- 5 Informationssender und einem Informationsempfänger, deren Potentialdifferenz sich in Zyklen zwischen einem minimalen und einem maximalen Wert bewegt und für regelmäßige Intervalle auf dem minimalen Wert befindet; mit den Schritten Bereitstellen von Information über die Zeitintervalle oder Bestimmen der Zeitintervalle, in denen die Potentialdifferenz zwischen Informationssender und Informationsempfänger ihren minimalen Wert annimmt; Schließen
- 10 eines Schaltmittels von dem Informationssender zu einem Informationsspeicher, der dem Informationsempfänger zugeordnet ist, nur innerhalb der Zeitintervalle; und Übertragen und Speichern der Information in dem Informationsspeicher.

THIS PAGE BLANK (USPTO)

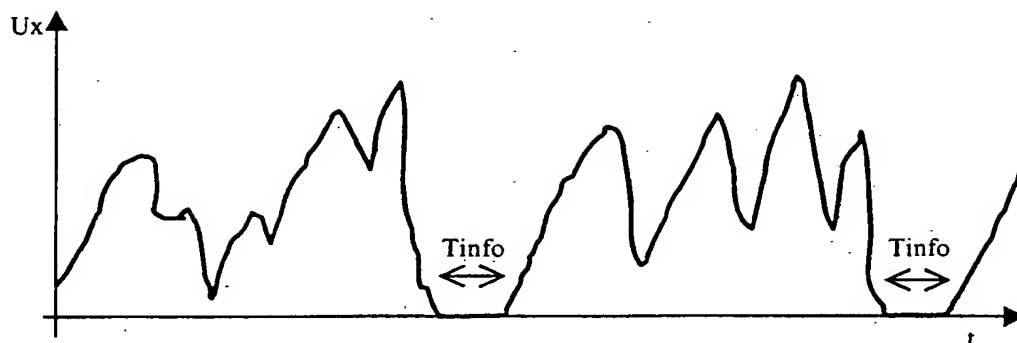


Fig. 1

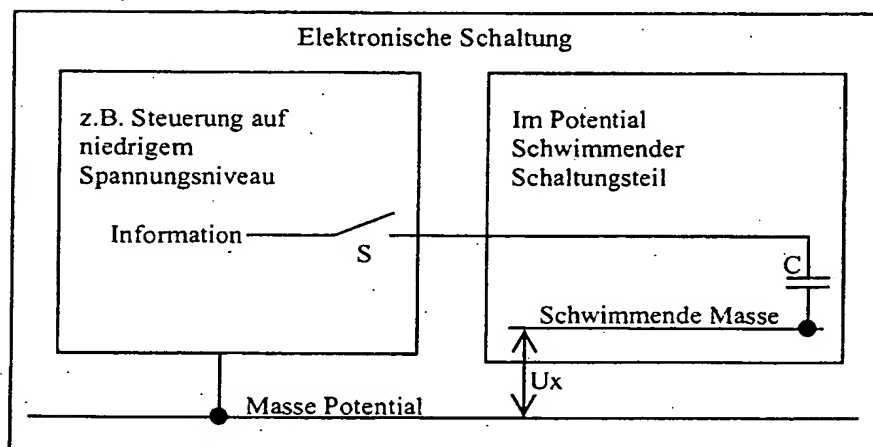


Fig. 2

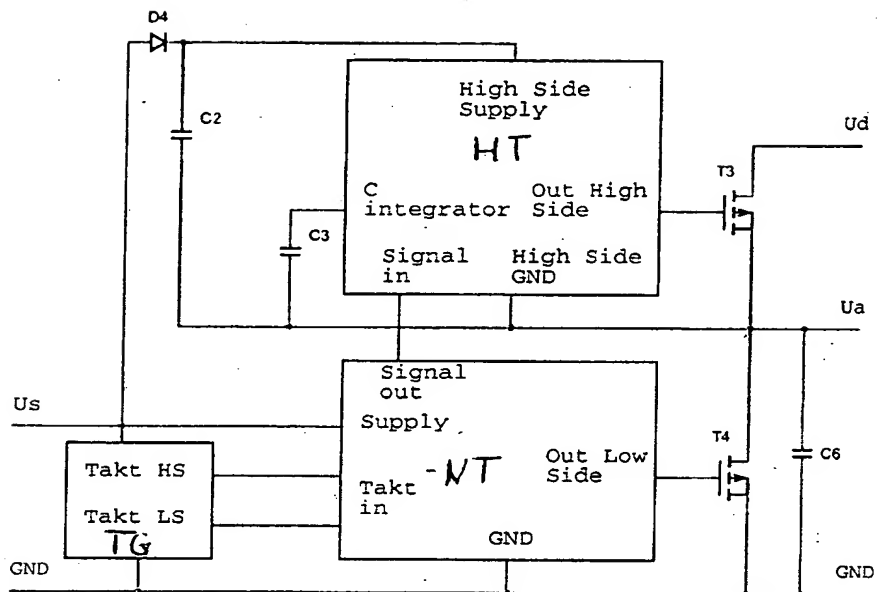


Fig. 3



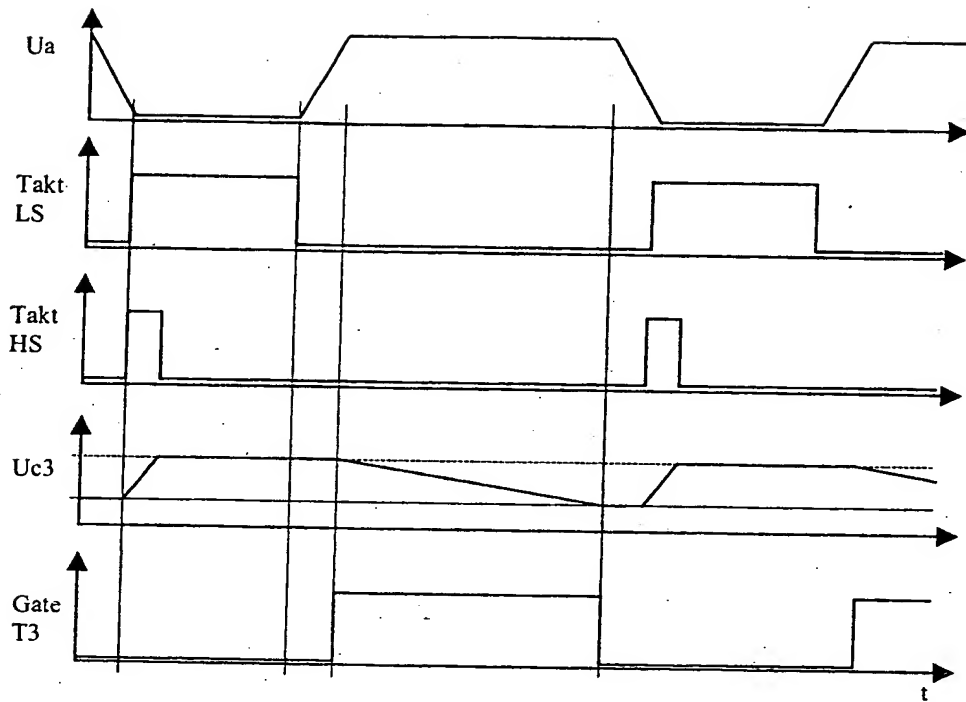


Fig. 5

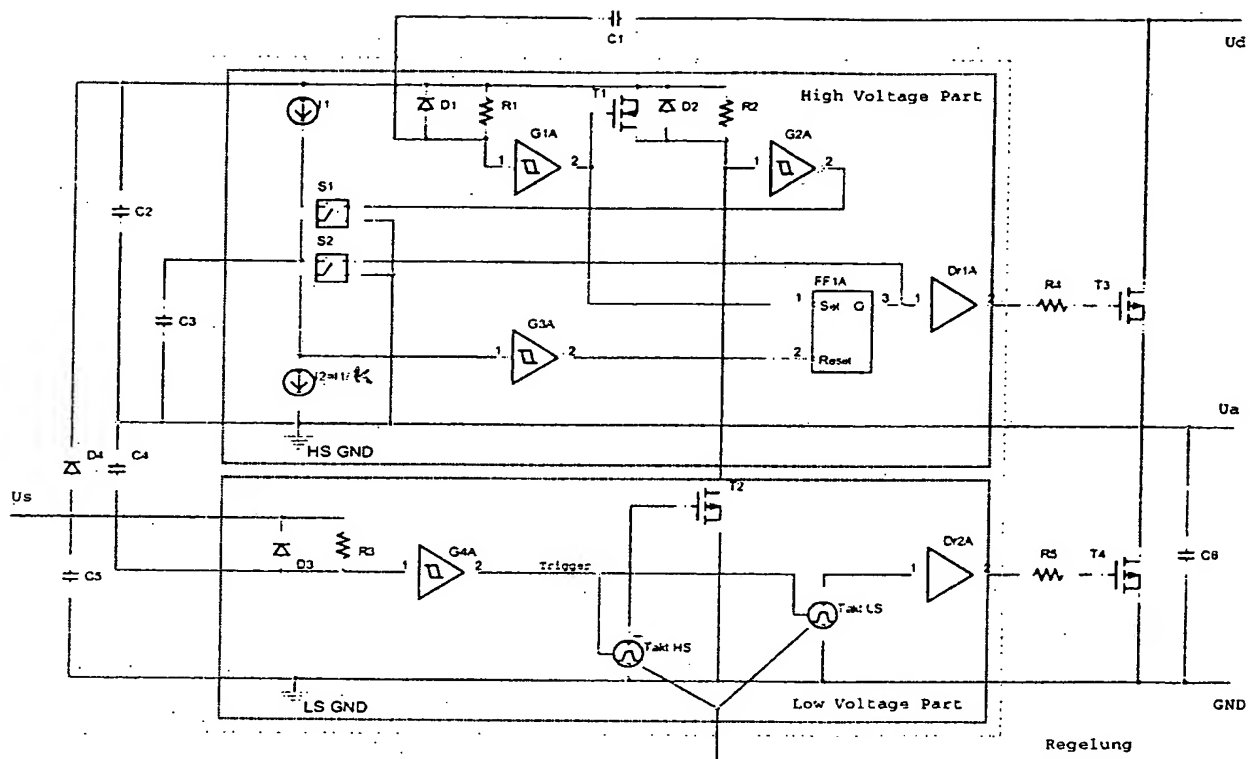


Fig. 6

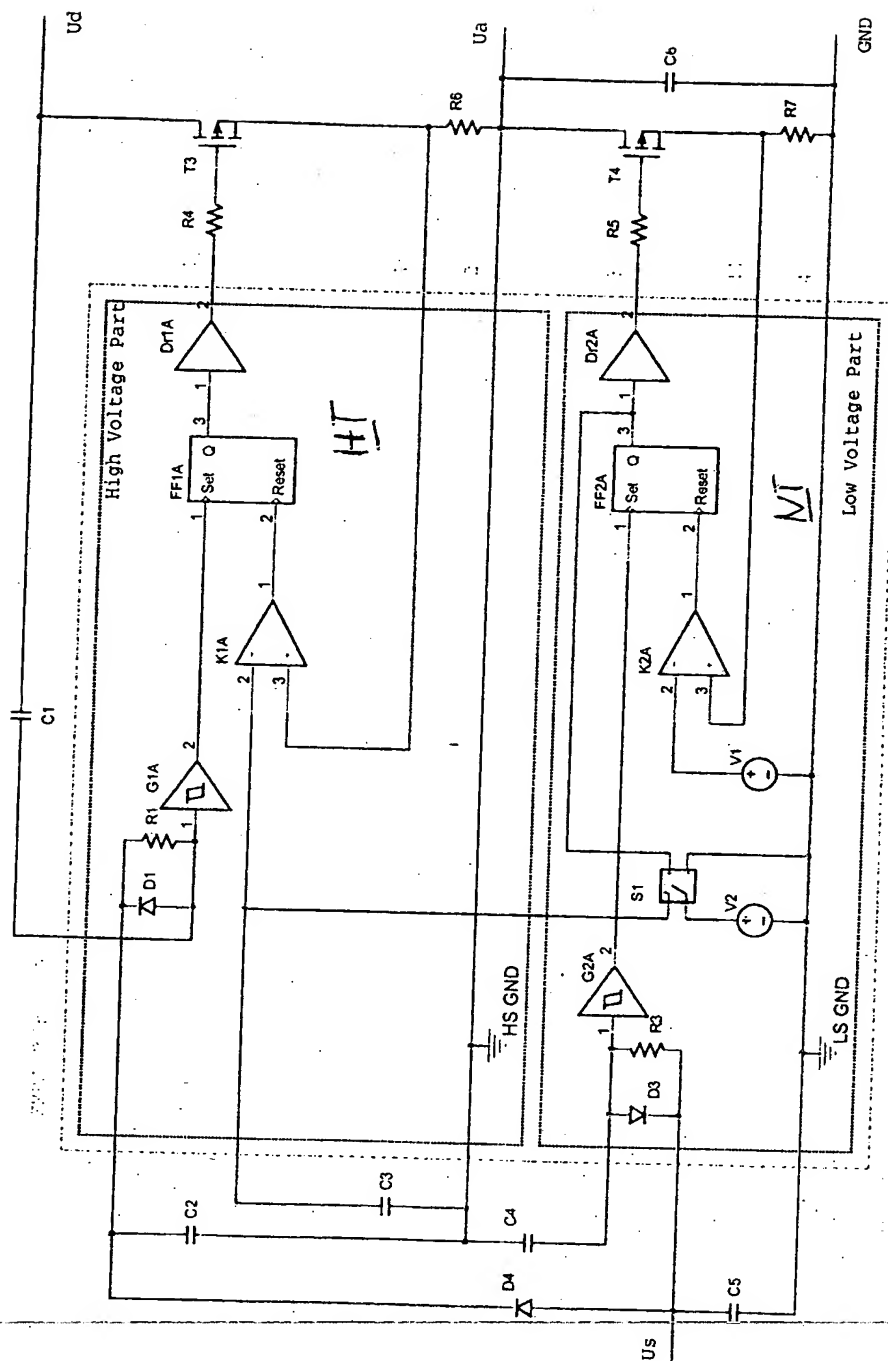


Fig. 7





THIS PAGE BLANK (USPTO)